

Definition of the Centronic's pins on the DDS module

Eval.board (centronics 36-nap)

Use on the evaluation board

		DIR		
1	STROBE	<---	Clock D:Clock to the register D (U11) on the EvB	
			Reg D (U11)	Reg A (U10)
2	DATA1 (D0)	<---	PS0_DUT1	I/O_Sync_DUT1
3	DATA2 (D1)	<---	PS1_DUT1	I/O_Sync_DUT2
4	DATA3 (D2)	<---	PS0_DUT2	PWRDWNCTRL_DUT1
5	DATA4 (D3)	<---	PS1_DUT2	PWRDWNCTRL_DUT2
6	DATA5 (D4)	<---	OSK_DUT1	CLKMODESEL_DUT1
7	DATA6 (D5)	<---	OSK_DUT2	CLKMODESEL_DUT2
8	DATA7 (D6)	<---	FUD_DUT1	RESET_DUT1
9	DATA8 (D7)	<---	FUD_DUT2	RESET_DUT2
10	ACKNOWLEDGE	--->	SCLK1	Handshake signal, abbrev. $\overline{\text{ACK}}$
11	BYSY	--->	N/C	
12	PAPER OUT	--->	N/C	
13	SELECTED	--->	N/C	
14	AUTO FEED	<---	Clock A:Clock to the register A (U10) on the EvB	
15	N/C			
16	SIGNAL GND		N/C	
17	CHASIS GND		N/C	
18	+5V OUT		N/C	
19-30	GND		GND	
31	RESET	<---	RB_enable 1 (Read Back enable 1 from EvB)	
32	ERROR	--->	SDIO/SDO (RB-enable selects)	
33	EXT GND		N/C	
34	N/C		N/C	
35	N/C		N/C	
36	SELECT IN	<---	Clock F:Clock to the register F (U9) on the EvB	

Otot ja annot ovat TTL-tasoisia, eli 0V on looginen nolla ja +5V on looginen 1. Ottojen oletustila on 1, jos niitä ei ole kytketty mihinkään. Otot ja annot käyttävät niisanottua Wired-Or -kytkentää, joten kaksisuuntainen liikenne on mahdollista.